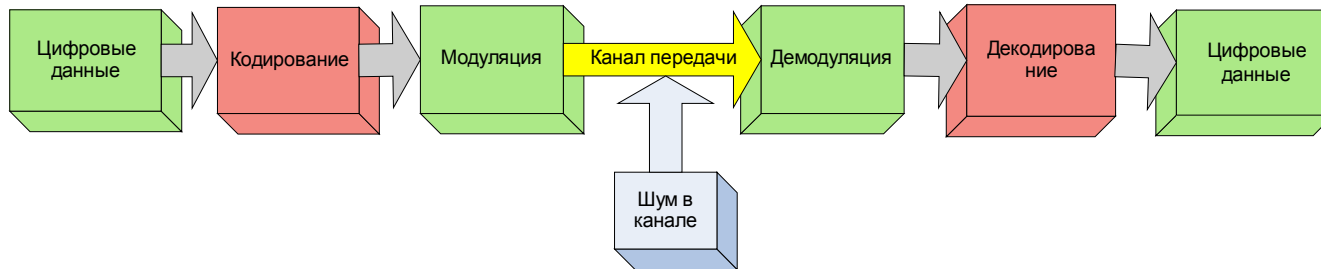


Реализация алгоритмов свёрточного кодера и декодера Витерби

Выполнил: Сустанов Алексей Викторович

Научный руководитель: Сидоренко Клим
Андреевич

Кодирование и декодирование



Задача канального кодирования: повышение вероятности правильного приёма бита данных при заданном отношении сигнал-шум за счёт внесения избыточности.

Одними из самых распространённых кодов являются свёрточные коды. Для декодирования свёрточных кодов применяется декодер Витерби.

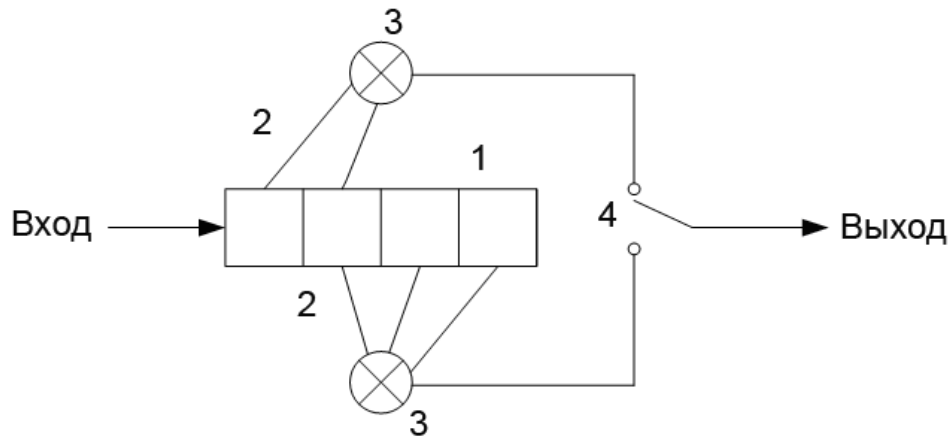
Цель работы:

Разработка программного модуля для DSP процессора, выполняющего свёрточное кодирование и декодирование по методу Витерби

Задачи:

- Изучить теорию
- Составить необходимые алгоритмы и предварительно реализовать их в варианте для персонального компьютера
- Проанализировать работу программы на предмет эффективности исправления ошибок, быстродействия, объёма используемой памяти, провести возможную оптимизацию

Свёрточный кодер



1. Сдвиговый регистр из K разрядов
2. Коэффициенты, показывающие, какие разряды регистра используются при формировании текущего бита кодового слова
3. Сумматоры по модулю 2
4. Переключатель, выбирающий очередной бит кодового слова

Скорость кодера – отношение количества битов исходного сигнала к количеству битов кодированного сигнала. Типичная скорость кодера $1/2$

Перфорирование – способ повышения скорости кодера без усложнения его структуры за счёт удаления некоторых выходных битов в порядке, определяемой бинарной последовательностью, называемой матрицей перфорации.

Диаграммы кодера

Рассматриваются разряды регистра, исключая один младший. Каждый из возможных вариантов последовательности в регистре называется состоянием кодера. Каждому такому состоянию приводится в соответствие вершина графа. Рёбра графа соответствуют возможным переходам между состояниями, если получен следующий бит 0 или 1, так что из каждой вершины выходят по два ребра и заходят так же по 2. С рёбрами однозначно соотносятся кодовые слова, получаемые при этих переходах.

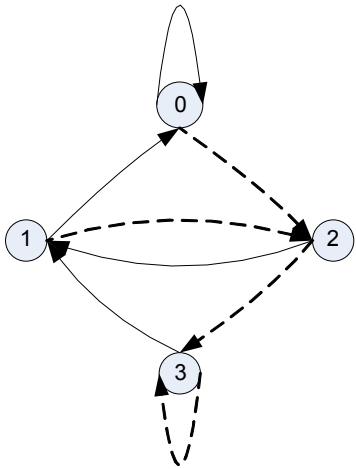
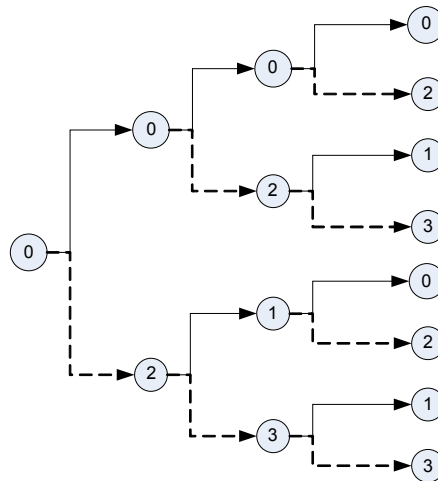
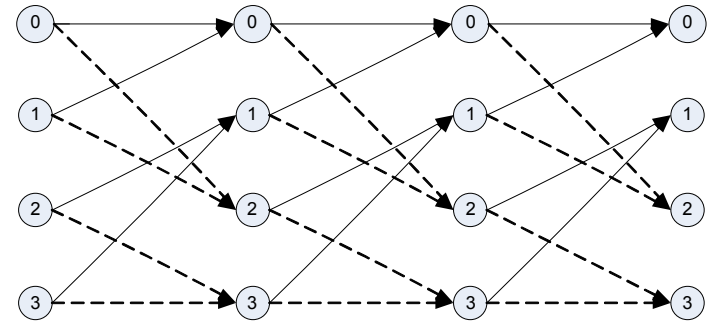


Диаграмма
состояния

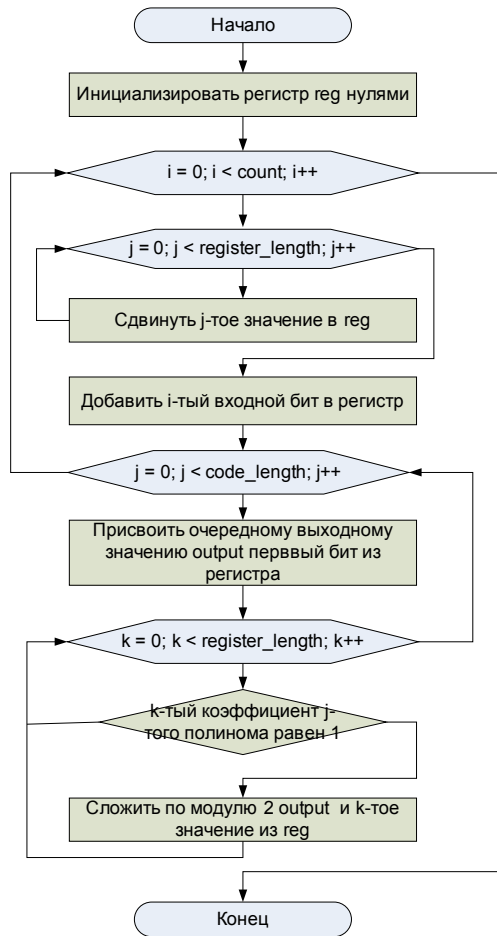


Древовидная
диаграмма

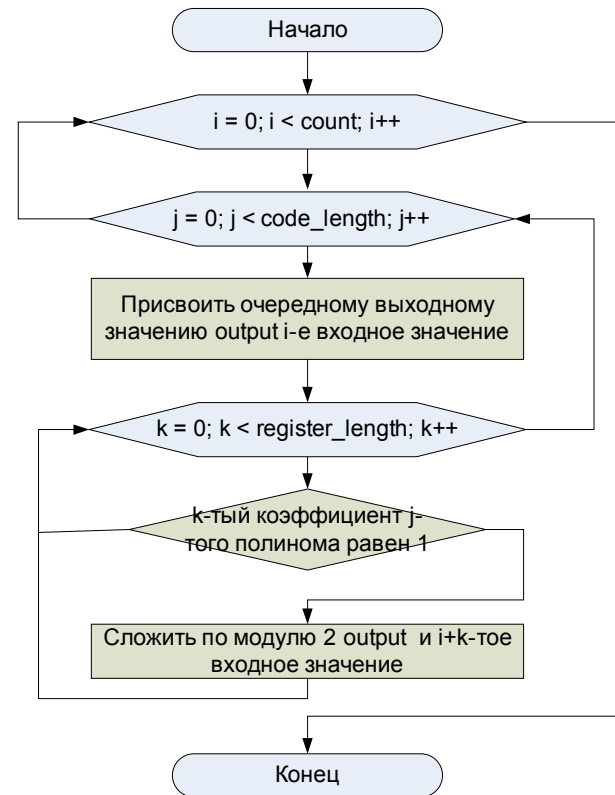


Решетчатая диаграмма

Алгоритм кодирования



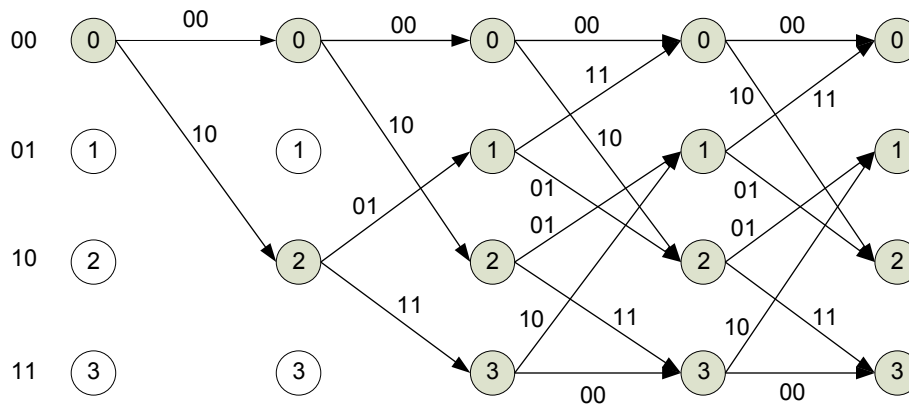
Алгоритм с явным регистром



Алгоритм без регистра

Декодер Витерби

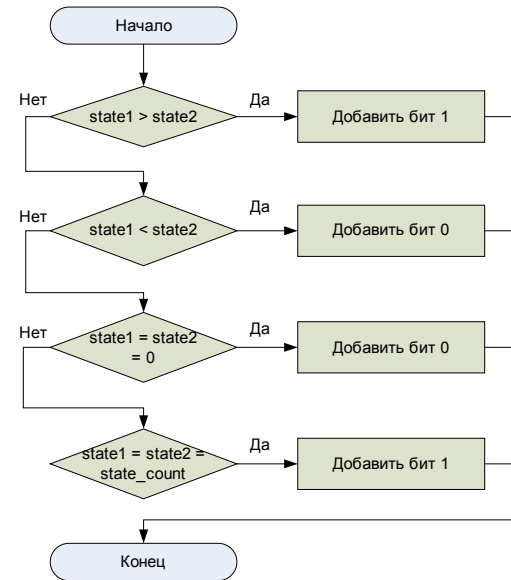
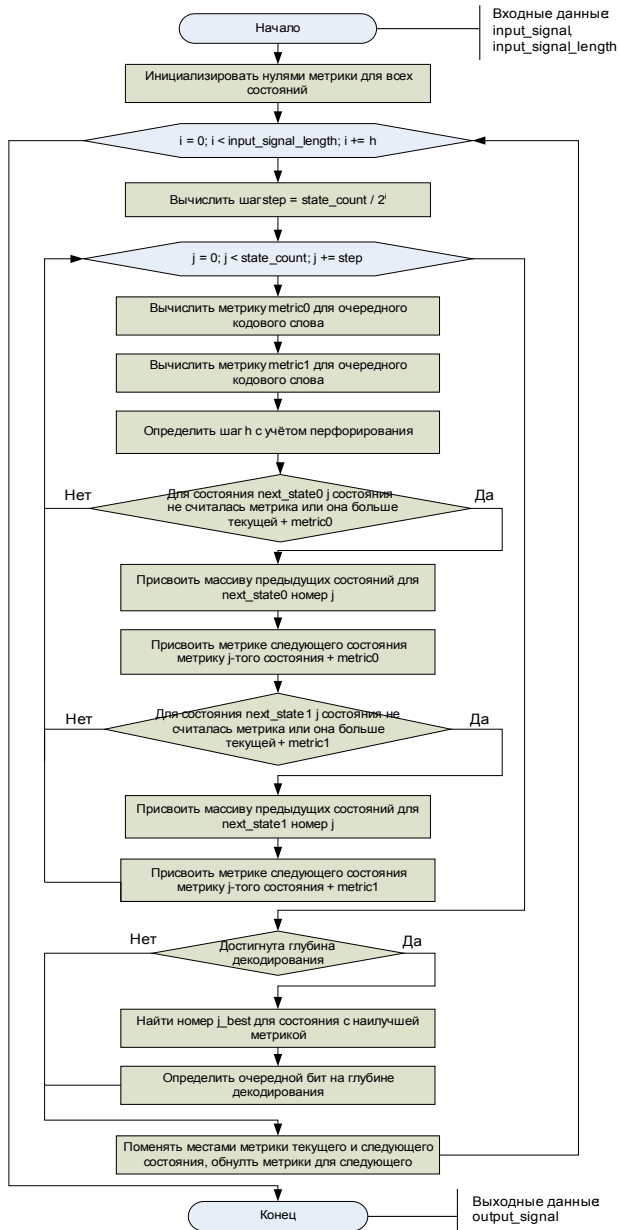
1. Начиная с K-той итерации по два пути декодирования всегда сходятся в одном состоянии, при этом менее вероятный путь можно отбросить. Таким образом, число возможных вариантов декодированной последовательности на любом шаге не превышает числа состояний



2. В качестве меры правдоподобия того или иного пути используется так называемая метрика Хемминга (хеммингово расстояние). Метрика Хемминга для двух последовательностей A и B длины n вычисляется по следующей формуле

$$M = \sum_{i=1}^n |A_i - B_i|$$

Алгоритм с запоминанием путей



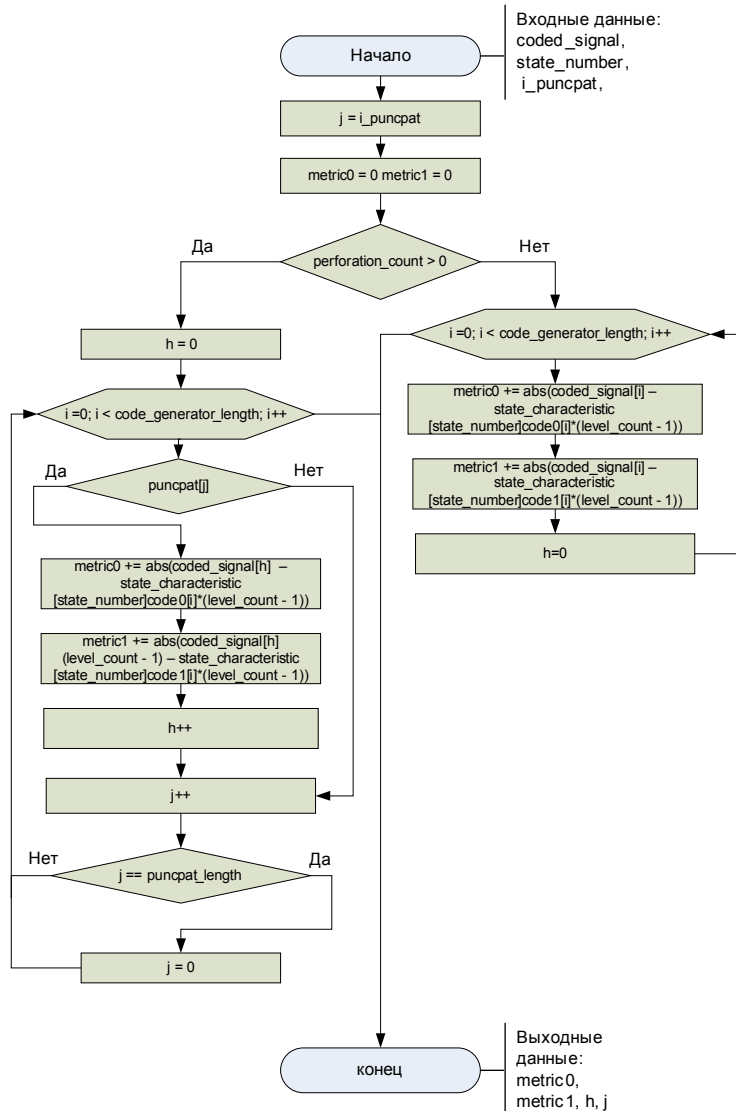
Алгоритм определение декодированного бита на основе данных о пути декодирования

Жесткий режим декодирования: входной сигнал декодера имеет квантований на два уровня

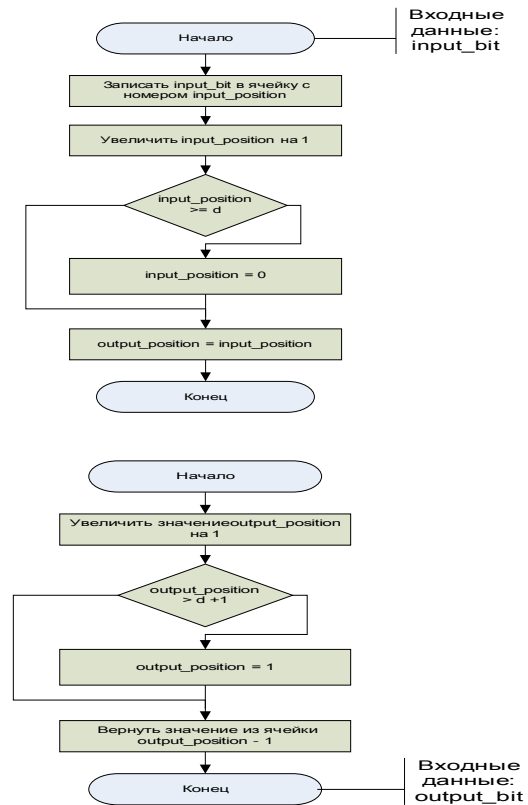
Мягкий режим декодирования : входной сигнал декодера имеет квантование более чем на два уровня. позволяет получить ту же вероятность ошибочного декодирования бита при меньшем отношении сигнал/шум. Это связано с тем, что для ошибочно демодулированного бита кодового слова его значение, квантованное на несколько уровней, с большой вероятностью будет лежать ближе к середине диапазона квантования, тогда как для уверенно принятых 0 или 1 это значение близко к минимуму или максимуму. Оптимальное количество уровней : 8.

Глубина декодирования: ограничивает количество запоминаемых номеров предыдущих состояний для каждого варианта пути

Вспомогательные алгоритмы

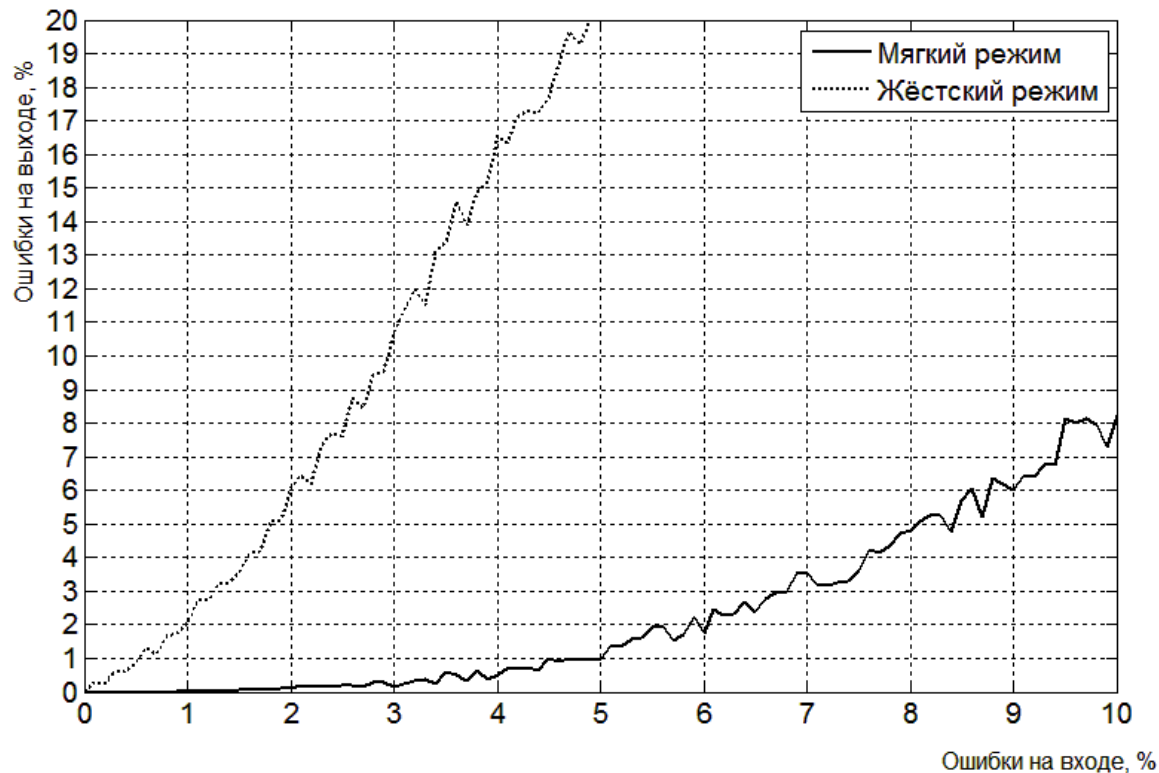


Алгоритм вычисления метрик с учётом перфорирования



Алгоритм хранения путей с учётом глубины декодирования

Анализ эффективности исправления ошибок



Длина регистра: 7, скорость с учётом кодера перфорирования $\frac{3}{4}$ ($\frac{1}{2}$ без учёта перфорирования), число уровней при мягком режиме декодирования: 8

Ресурсы

Характеристики декодера:

Длина регистра: 7, скорость кода: $\frac{3}{4}$, глубина декодирования: 15

Расчетный объём памяти: 5150 байт (1500 байт при переменных размерах переменных)

Среднее время расчета на один отсчёт кодированного сигнала при частоте процессора 2.66 ГГц: 4.5 мкс

Используемый DSP-процессор Texas Instruments TMS320C5504.

Число ядер: 1,
тактовая частота: 100 МГц,
объём встроенной памяти DARAM: 64 Кбайт

Время декодирования сообщения длиной 1600 отсчётов: 199 мс

Спасибо за внимание